

## 半田付けヒータ埋込型多層基板を用いた 3次元構造多点半田付け法

### A Multipoint 3D-Soldering Method Using Multilayer Printed Wiring Boards with Built-In Soldering Heater

○藤岡 与周      苫米地 宣裕

○Yoshichika Fujioka and Nobuhiro Tomabechi

八戸工業大学

Hachinohe Institute of Technology

**キーワード：** 知能ロボットシステム (intelligent robot systems), 3次元配置配線 (3D-placement and routing), 並列 VLSI プロセッサ (parallel VLSI processors), 動的再構成 (Dynamic Reconfiguration), ラビットプロトタイピング (rapid prototyping)

**連絡先：** 〒031-8501 青森県八戸市大字妙字大開 88-1 八戸工業大学 工学部 システム情報工学科

藤岡与周, Tel.: (0178)25-8063, Fax.: (0178)25-1691, E-mail: fujioka@hi-tech.ac.jp

## 1. まえがき

未知環境下での自律的動作を目指す知能ロボットシステムなどを実現するためには、種々の入力数の多入力積和演算を含む膨大な演算をフィードバックループ内で処理する必要がある。このため、多入力積和演算器の動的再構成という概念に基づく通信オーバーヘッドが少なく高並列処理による演算遅れ時間の減少に有用な並列プロセッサアーキテクチャが提案されている。本アーキテクチャは、乗算器や加算器間の直接接続を動的に切替えるためのクロスバスイッチを備えているが、ビットパラレル演算方式ではこのスイッチ回路の規模が大きくなり、スイッチ回路での遅延時間が無視できなくなることが多い。一般に演算遅れ時間の減少を目指す並列処理アーキテクチャでは、演算器の

高速化のみならずこのようなスイッチ回路やデータバスにおける遅延の減少が重要となる。

本稿では、3次元構造での回路実装がこのようなスイッチ回路やデータバスでの遅延減少に有用であることに着目して、半田付けヒータ埋込型多層配線板を用いた多点半田付け手法による3次元実装法を提案している。多層配線板の内層に半田付け用ヒータを埋め込むとともに、温度に対する銅箔ヒータ抵抗の直線的変化特性を利用してヒータを温度センサとして利用し半田付けを行なう手法は、原理的には局所的かつ多点同時半田付けに有用である。しかし、ヒータ部分の設計を適切に行なわないと、実験の結果多層配線板の炭化やヒータの断線などを引き起こすことが明らかとなった。この結果に基づき、半田付け部分とヒータ間の熱抵抗ができるだけ小さくなるように多層配線板の

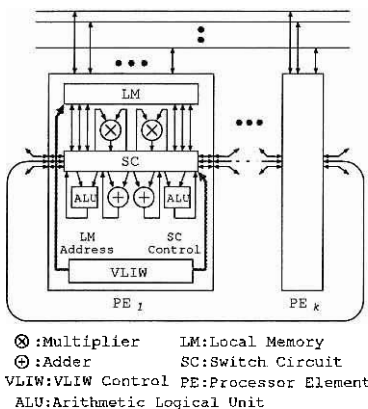


Fig. 1 Reconfigurable parallel processor.

内層にヒータを備えることが重要となることを明らかにするとともに、多層配線板の有する熱抵抗を利用した局所的かつ選択的多点半田付け手法の概念を提案している。

## 2. 3次元構造再構成可能並列プロセッサ

動的再構成という概念に基づく並列プロセッサは、Fig. 1 に示すように乗算器・加算器・ALU等の直接接続を切替えるスイッチ回路を備えており、制御回路からプログラムステップ毎に供給されるスイッチ回路制御信号により、所望とする入力数の多入力積和・算術論理演算器を動的に再構成しながら空間的並列処理を実行可能である。乗算器や加算器などが直接接続されるため、ソフトウェア手続きによるデータ転送が不要となりデータ転送時間が極めて小さい。従って、細粒度高並列処理による演算遅れ時間の減少が容易であるという特長を有する。しかし、スイッチ回路に膨大な配線数が集中しやすい。演算性能向上のためにはこの配線遅延減少が重要となるが、2次元構造での実装手法では、ビット幅とともに配線遅延が増大

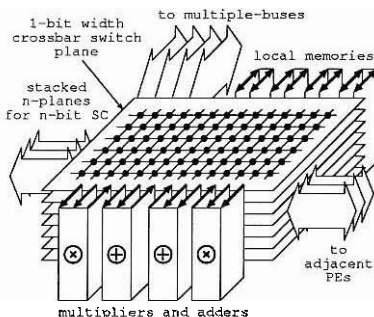


Fig. 2 3D-architecture of a dynamically reconfigurable multiply-addition unit.

するという問題があった。

スイッチ回路での配線遅延は、特にビットパラレル方式において演算語長とともに増大する。これは、VLSIチップや多層配線板などではスイッチ回路を2次元平面上に実現する必要があり、ビット幅に比例して配線長が増加するためである。また、スイッチ回路部分については、ビット間で独立してスイッチ回路を構成することができる。このため、もし3次元回路実装が容易な手法が存在すれば、Fig. 2 に示すように、1ビット分のスイッチ回路を縦方向に積層してビットパラレル方式のスイッチ回路を構成することができる。この方法によれば、演算語長に関わらず原理的には配線遅延は1ビット分の最も短い配線長でスイッチ回路を構成可能となる。すなわち、ビットシリアル方式と同等の1ビット分の配線遅延で済むため、スイッチ回路やデータバスでの配線遅延が少なくなかつビットパラレル方式の有する乗算器や加算器などの小さい絶対遅れ時間を活用することが可能となる。ここで、ビット間が独立でない演算器などとスイッチ回路との接続は、Fig. 2 に示すように、多層配線板を直交して接続することができれば容易に実現可能となる。

スイッチ回路を実現可能である。また、各チップは1ビット分のデータ入出力があればよい、膨大なI/Oピン数を必要としないという利点もある。さらに、各チップをFPGAとすることにより、スイッチ回路や演算部などを容易に試作可能となる。

このような3次元実装法が実用的になれば、これまでの基板上に平面的に論理回路を展開する手法に対して、データの流れなどがより効率的に実現できるようになる。この結果、種々の3次元構造の並列プロセッサなどを開発するための新しいパラダイムを提供できる。3次元形状での半田付けは、Fig. 3に示す程度の規模であればリフロー半田付けなど従来の手法でも可能と考えられる。しかし、Fig. 2やそれ以上の複雑な3次元構造の半田付けは、従来の方法では実現が困難である。

PCLLパッケージ  
(4辺にI/Oピン)

埋込ヒータ内蔵  
多層基板

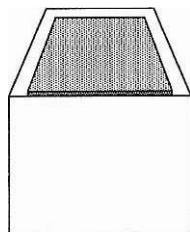


Fig. 3 3D-placement of FPGAs

### 3. VLSIチップの3次元実装

前節のように、多層配線板やVLSIの3次元実装が可能であれば、通信オーバーヘッドとともに配線遅延も小さい再構成可能並列プロセッサなどの高並列プロセッサを実現可能となる。具体的なVLSIチップの3次元実装の1つのモデルとして、例えばチップの4つの側面に端子を有するPLCCパッケージのLSIを利用して、それらの複数のチップをFig. 3に示すように縦方向に並べ、4つの側面に並ぶ各チップのピンに対して多層配線板を半田付けする方法が考えられる。

例えば、各チップに1ビット分のクロスバスイッチを備えることにより、容易にFig. 2に示すような

### 4. 半田付け用ヒータ埋込型多層配線板

半田を加熱する新しい方法として、多層基板の内層に銅箔パターンでヒータを備える方法が提案されている<sup>1)</sup>。Fig. 4に示すように、通常多層基板における部品実装表面層のすぐ下に新たにヒータ用の層を追加し、銅箔によるヒータのパターンと4端子低抵抗測定法のための4つの端子が備えられている。また、半田付け部分以外の領域を加熱しないように、ヒータとして利用しない配線部分はヒータ部分のパターン幅に比べて十分に太い配線としている。さらに、ヒータとして使いやすいようにできるだけ幅が狭く長さが長い銅箔パターンによりヒータを構成している。

銅箔の電気抵抗が温度に対して直線的に変化する特長に着目し、ヒータ自身を温度センサとして利用することにより、エポキシ樹脂などで構成される多層配線板を熱破壊することなく原理的に半田付けが可能である。この結果、複数の半田付

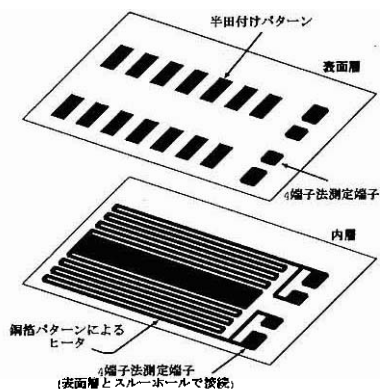


Fig. 4 Basic structure of a built-in heater.

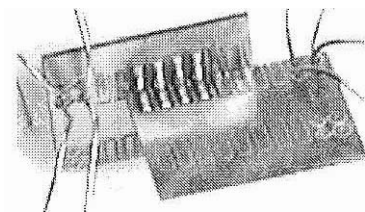


Fig. 5 3D soldering joint of edge-plane type connection.

けヒータ埋込型基板を用いれば、Fig. 5に示すような3次元実装が可能となる。ここで、Fig. 6にしめすような半田付け用ヒータの温度計測とヒータ電力供給を行なうための実験システムを構築して、これを用いて半田付けを行なっている。

## 5. FPGAの3次元半田付け実験

Fig. 3に示す3次元実装が可能であることを実験により確認するため、Fig. 7に示すような基板を試作した。この試作基板は、基板の厚さが1.6mmであり、またヒータ抵抗は約 $0.8\Omega$ である。この試作基板とFig. 6に示す温度計測システムを用いて半田付け実験を行なった結果をFig. 8に示す。本来であれば、半田が融ける程度の温度で半田付け

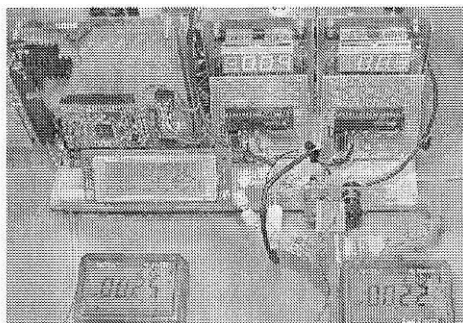


Fig. 6 Overview of the thermo control prototype system.

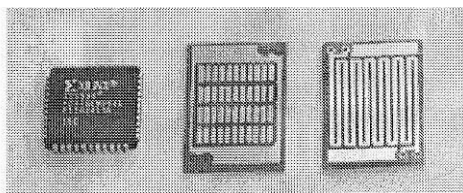


Fig. 7 Test piece of a printed wiring board with built-in soldering heater.

が可能であるはずであるが、実際には半田熔融温度より数十度高い温度でようやく半田付けが行なわれた。また、半田付け部分もついている部分やつかない部分あるいはショートする部分などがあり、基本的に半田付けが可能であることは確認できたものの、まだ改善すべき課題があることが明らかとなった。

その一つに、ヒータの過熱による多層配線板の炭化とヒータ熔断があげられる。Fig. 9に示すように、主にヒータ部分が焦げている。この原因は、今回使用した多層配線板ではヒータから半田付け部分までの間に1.6mmの厚さのガラスエポキシ基材があり、その断熱効果による高い熱抵抗のため、半田付け部分の温度を上昇させるためにヒータ部分を過熱させる必要が生じたためと考えられ

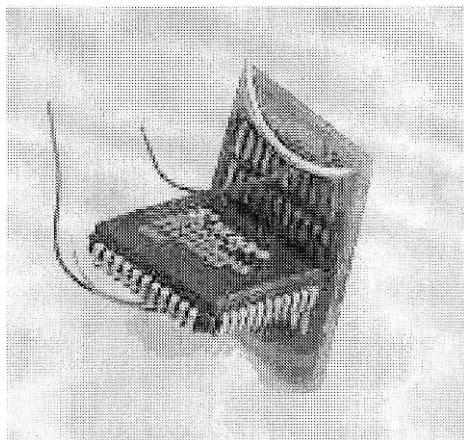


Fig. 8 3D soldering result

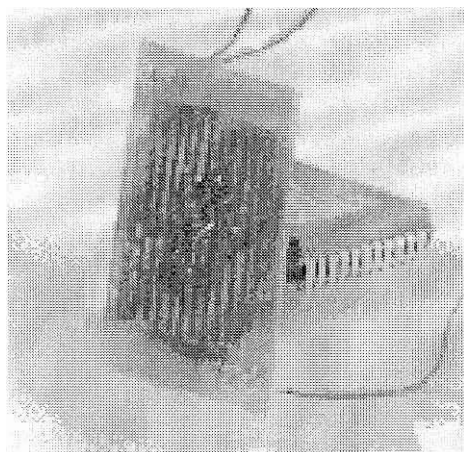


Fig. 9 Damage of the test piece.

る。これに対して、半田付け部分のすぐ背後にあたる、多層配線板の内層にヒータを備えることにより、ほぼ直接的に半田付け部分の加熱が可能と考えられる。

また、このように多層配線板の有する高い熱抵抗を逆に利用すれば、半田付け部分を囲むようにヒータで加熱することにより、局所的かつ選択

的な半田付けが容易になると考えられる。この結果、Fig. 2 に示すような複雑な構造の3次元実装についても、組み立て容易性を確保しながら選択的に多点半田付けが可能と考えられる。

## 6. むすび

知能ロボットシステムを始めとする種々の知能集積システムに必要となる、空間的並列性を活用した高並列プロセッサの3次元構成法の基本技術である、半田付けヒータ埋込型多層配線板による多点半田付け法を提案した。実際の半田付け実験では炭化など技術的問題がまだ残されているが、今後の課題として、選択的半田付け手法を活用した新たな並列プロセッサ設計手法の確立が重要と考えられる。

## 参考文献

- 1) 藤岡与周, 苅米地宣裕: 3次元構造並列プロセッサ開発用埋込ヒータ内蔵型多層基板, 計測自動制御学会東北支部 35 周年記念学術講演会予稿集, 97/98 (1999)
- 2) 松山: 実用 温度測定, 67, 省エネルギーセンター (1998)