

多品種生産システムにおけるディスパッチング法の検討

- Pseudo-periodical Priority Dispatching -

○ 有馬澄佳、齋藤和之

e-mail:d8021201@u-aizu.ac.jp, k-saito@u-aizu.ac.jp

連絡先：〒965-8580 会津若松市一箕町鶴賀 会津大学コンピュータ理工学研究科

Tel:0242-37-2568, Fax:0242-37-2597

キーワード：多品種生産システム、ディスパッチング、周期的優先度評価

1. はじめに

我々はこれまで半導体組立工程を中心として、工場リソースの計画法、WIP (Work-In-Process)の流に関する検討を進めてきた[1]-[5]。半導体産業はIT関連商品の急速な変化に伴い、time-to-marketの短縮、すなわち生産サイクルの短縮が求められている。また、同時に製品価格の低減が従来にも増して求められている。TOC理論[6]に寄れば利益の拡大のためにはボトルネック工程のスループットを高め、在庫を適切に管理すること、同時にボトルネック工程に同期した製品の仕込み計画の策定が重要であるとされている。しかしながら、生産サイクルの短縮とスループットの増大は互いに相矛盾する関係にある。通常の生産システムでは一般に多くの製品が同時に生産ライン上にあり、装置は必ずしも一種類の製品を処理する訳ではない。したがって品種の変更に伴い装置はその品種に適合した段取り作業を必要とし、段取り作業期間中は装置が利用出来なくなる。ここに多品種生産システムにおけるディスパッチングの難しさが存在する。我々は最近、段取りを含む多品種生産システムにおける生産リソ

ースの算定アルゴリズムを開発した[5]。本研究ではそのアルゴリズムをディスパッチングに拡張し、シミュレーションによる検討を行う。

2. 擬周期的優先ディスパッチング アルゴリズム

-Pseudo-periodical Priority Dispatching (P3D) 法-

2. 1. 優先度評価のタイムチャート

このディスパッチング法はRR(Round Robin)ディスパッチング法と類似している。大きな違いは各製品の割付け優先順位を周期的に評価し直す点にある。優先度評価の見直しは、周期(クァンタム)内で処理可能な数量の製品を装置が処理し終えた時点で行われる。各製品の処理時間がある時間的な長さを持っているので、予定された周期点で必ずしも優先度を評価することが出来ない。これが本方法を「擬周期的」と言っている理由である。

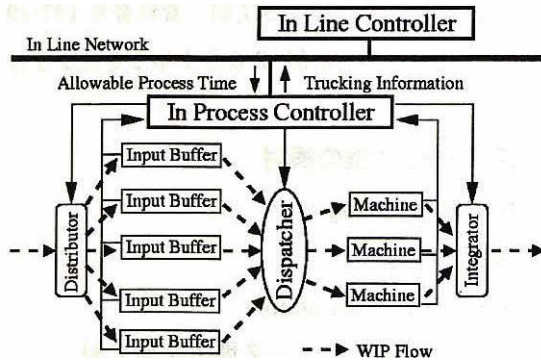


図 1. 検討した生産システムのモデル

図 1. は本研究で対象とした生産システムのモデルである。あるボトルネック工程を想定している。装置台数は品種数より少ない。当該工程に到着した WIP は Input Buffer に一時保管され、優先度の評価を待つ。優先度の高い品種のみが次のクォンタムでの処理の対象となり、装置に運び込まれる。1 クォンタム内では装置は 1 種類の品種のみの処理を行う。優先度の評価のタイミングを図 2. に示す。

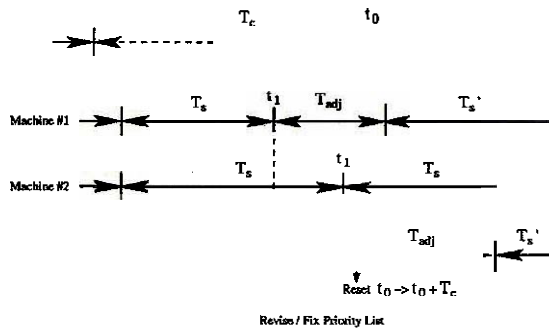


図 2. 優先度の評価時点

T_c はクォンタムの長さであり、各製品の処理時間より十分長い。 t_0 は当該クォンタムの終了時刻であり、周期的に定められる。各装置では異なる WIP が処理されている。ある WIP の処理が終わった時点、 t_1 でまず t_0 までの残り時間が評価され、残り時間が当該 WIP の処

理時間、 T_s よりも短い場合に次のクォンタムで処理する WIP の優先度リストを生成する。そのリストと現在処理中の WIP のリストを比較し、新規 WIP の場合には段取り作業に入る。処理中の品種が優先度リストにある場合にはその品種の処理を待つて装置に割り当て

2. 2. 優先度評価関数

対象とした工程でのレスポンス時間、Input Buffer での滞在時間と処理時間の和、を指定の値よりも小さくしなければならない。このために、Input Buffer 内の WIP 数は少なくとも以下の関係を満たさなければならない。

$$N_B \leq 2\lambda \overline{W_{B,\lim}} (= N_{B,\lim}) \quad (1)$$

λ は WIP の Input Buffer への到着率であり、 $\overline{W_{B,\lim}}$ は Input Buffer での滞在時間の平均値である。この関係は Little の公式から導かれる。さらに、 N 台の装置を持つ工程での WIP の割付けは次の手順で行われる。

(1) WIP_i には $N_{d,i}$ 台の装置を専用に割付ける。

$$N_{d,i} = \text{Rounddown}(\lambda_i / \mu_i, 0) \quad (2)$$

(2) 他の残りの装置には下記の優先度、 P_0 の高い順に WIP を割り当てる。優先度が高ければ(1)で割り当てた WIP も対象となる。

$$P_0 = \frac{N_B(t)}{N_{B,i,\max}(N_{u,i}\mu_i - \lambda_i)} \quad (3)$$

$$N_{u,i} = \text{Roundup}(\lambda_i / \mu_i, 0)$$

λ_i は優先度評価時点以降の到着率の SES モデル[7]による予測値、 μ_i はサービス率である。 $N_{u,i}\mu_i - \lambda_i$ は次のクォンタムで WIP が減少する速さである。 $N_{B,i,\max}$ は(1)で定める N_B より小さい値でなければならない。この優先度

評価は1秒以内の極めて短時間に行うことが出来、システムの実時間制御には十分短い時間である。

3. 仕掛け状況のシミュレーション

上記のアルゴリズムを評価するために Monte Carlo シミュレーションを実施した。平均到着率、サービス率、初期仕掛けの値は実工場の実績値を参考に定めた。なお、到着率の揺らぎについては指数分布を仮定している。図 2 は Input Buffer での仕掛け状況の時間変化をシミュレーションした典型的な結果である。ここでは、クォンタムの長さを 100U.T.(Unit Time)とし、段取り時間を全ての品種、装置で一定の 20U.T.としている。モデルとした工程では7品種のWIPが処理され、全バッファへの総トラフィック強度、 ρ は $2 \leq \rho \leq 3$ であり、装置台数は3台とした。

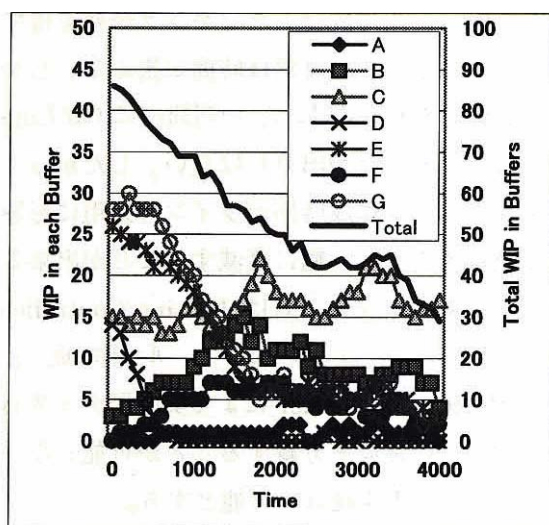


図 3. Input Buffer 内の WIP の変化

全体として、仕掛けは解消される方向に進む。特にシミュレーションの初期段階では装置は初期仕掛けが(1)の範囲を超える WIP に割り当てられる。それが解消されると、Input

Buffer 内の WIP の仕掛けは(1)を超えることはない。

図 4. は段取り時間を変化させた時の全仕掛け量の時間推移を示している。仕掛けの減少速度の違いは装置の利用率的の違いによるものである。段取り時間が 0 U.T.(Adjust=0)の時は装置の利用率は 100%である。段取りがあることにより、当然のこととして装置の利用率は低下するが、本方法のディスパッチングでは Input Buffer に WIP が存在する限り装置の利用率を最大にすることが出来る。しかしながら、仕掛け量が極めて少なくなると

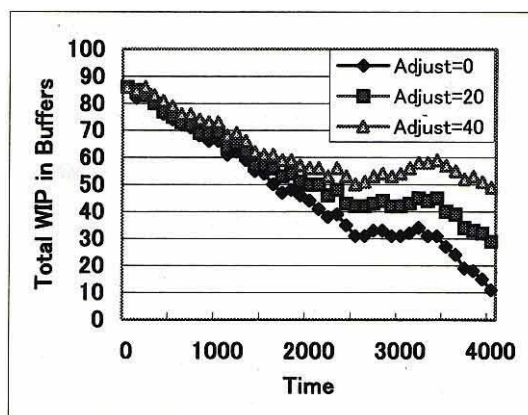


図 4. 段取り時間と仕掛け変化

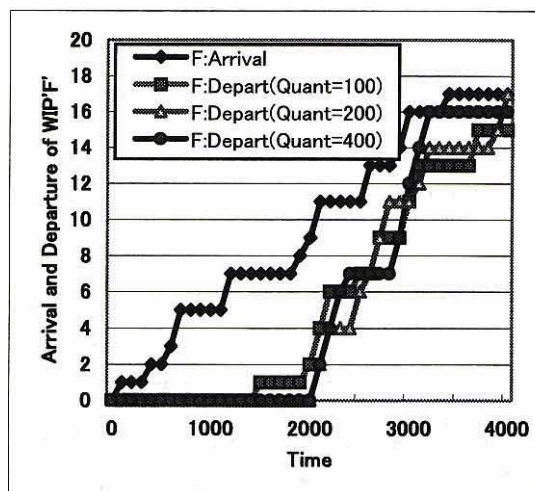


図 5. レスポンス時間の評価

定められたクォンタムの長さを実際の優先度見直し周期との差が大きくなり、擬似周期性

が確保出来なくなる。図 5. はある WIP、 WIP_F の当該工程でのレスポンス時間を評価した結果である。レスポンス時間は Input Buffer への到着時刻とそこからの退去時刻の差と、装置における処理時間との和で与えられる。ここでは「差」のみを評価した。また、ここでは、クアンタムの大きさを変化させたときのレスポンス時間の違いを評価した。クアンタムの大きさによりレスポンス時間にはあまり大きな影響は現れていない。クアンタムを大きくとることにより段取り間隔を長く出来、装置の利用率を上げることが出来るが、擬似周期性の確保は困難になる。なお、ここで評価された平均レスポンス時間は当初与えた当該品種のレスポンス時間内にある。これは図 3. において仕掛かり量が基準値以下にあることから当然の結果である。

4. 生産システム全体としての考察

本報告では擬周期的優先度ディスパッチング法を提案した。このディスパッチング法では到着率のことなる複数の製品のレスポンス時間を Input Buffer 内の WIP 量を監視することにより規定値以内に保つことが出来る。ここでは、当該工程へのトラフィック強度、 ρ を評価し、

$$N-1 < \rho \leq N \quad (4)$$

なる装置台数 N を求めることから始まる。各 WIP のレスポンス時間の要求値にばらつきがあり、ある WIP へのレスポンス時間の要求値が極端に短い場合には(4)式で求める代わりに待ち行列理論を適用すれば良い。初期仕掛りが存在する場合には N 台の装置を準備することにより仕掛りを解消する方向にシステムは変化する。従って仕掛りがある値を下回ったときは、装置台数を減らすことが出来る。

このような運用を行うことが出来れば、生産コスト自体を低減することが出来る。一方、TOC に基づく SCM の考え方では、仕掛りを一定に保つように WIP の投入計画を調整することになる。

レスポンス時間の要求値を満たすためには(1)の関係に基づきバッファ内の WIP を監視することになる。図 1. において In-Line-Controller は当該工程で保つべき許容プロセス時間を In-Process-Controller に通知する。この通知は実時間に行う必要はない。実時間制御として、In-Process-Controller は Input Buffer 内の WIP 量と装置の Idle/Busy 状態を監視し、優先度を定めて Dispatcher を制御する。In-Process-Controller でのディスパッチ優先度の計算は極めて短時間で行うことが出来る。一方、In-Line-Controller で実行する許容プロセス時間の計算、すなわちスケジュール作成はトラッキング情報を得て行われるが、この計算は時間が掛かる。しかし、本システムでは、 T_C の期間内に Off-Line で実行することが出来れば良い。したがってスケジュール作成時間がラインの運用に影響を及ぼすことを大幅に軽減することが出来る。すなわち、本システムは In-Line-Controller によるスケジュール作成と In-Process-Controller による実時間ディスパッチングの機能を分離することが可能となり、より安定な工場運営を可能とする。

5. まとめ

本報告では新たに提案する擬周期的ディスパッチ法とそれをもとにした生産システム制御体系の優位点を述べた。今後は TOC 理論等をベースに In-Line-Controller での許容プロセス時間の決定手法、WIP の投入計画の決

定法などを検討が課題となる。

参考文献

- [1] 有馬、齋藤：計測自動制御学会東北支部第 83 回研究集会資料 (1999)
- [2] K.Saito: IEICE Trans. Electron., E79-C, pp.1112 (1996)
- [3] K.Saito et.al.: ISSM'99, pp.345 (1999)
- [4] S.Arima and K.Saito: ISSM2000, pp.339 (2000)
- [5] S.Arima and K.Saito: IEICE Trans. Electron., E84-C, pp.832 (2001)
- [6] E. M. Goldratt: "Theory of Constraints" North River Press (1990)
- [7] N. R. Sanders: in "Encyclopedia of Production and Manufacturing Management," Kluwer Academic Pub., pp.228 (2000)