

FPGA を用いたステッピングモータの制御に関する検討

Control of a Stepping Motor using FPGA

○萩原正基*, 秋山宜万*, 松尾健史*, 三浦 武*, 谷口敏幸*

○Masaki Hagiwara*, Yoshikazu Akiyama*, Kenshi Matsuo*, Takeshi Miura*, Toshiyuki Taniguchi*

*秋田大学

*Akita University

キーワード：FPGA(FPGA), ステッピングモータ(stepping motor), 励磁パルス(exciting pulse)

連絡先：〒010-8502 秋田県秋田市手形学園町 1-1 秋田大学工学資源学部 電気電子工学科
松尾健史, TEL : (018)889-2338, FAX : (018)837-0406, E-mail : matsuo@ipc.akita-u.ac.jp

1. はじめに

ステッピングモータは、総回転数が励磁パルスの総数に比例し、回転速度が単位時間当たりの励磁パルス数に比例するといった特徴を持っている¹⁾。そして、ステッピングモータの励磁パルスの生成にはパーソナルコンピュータを用いる事ができるが、これでは駆動システムが大きくなってしまふ。ステッピングモータの励磁パルスをパーソナルコンピュータで生成する代わりに、マイクロコンピュータや FPGA (Field Programmable Gate Array)を用いる事で駆動システムの小型化が行える。

一方、ステッピングモータを高速で駆動させる際、モータの励磁タイミングを適切に行う事が困難になる。これは、励磁タイミングを操作する事で改善可能である。そ

こで本研究では、その改善策として高速動作が可能な FPGA を用いてステッピングモータの励磁タイミングを自由に操作できるプログラムを作成した。

2. FPGA

FPGA はプログラマブルデバイスと呼ばれる、内部構造のプログラミングが可能な LSI の一種であり、論理回路そのものをプログラムできる。よって、動作しているのが論理回路そのものであるから、動作速度が速く、低消費電力であるといった特徴がある²⁾。

今回、Verilog HDL で開発可能な環境があるので、これを用いて FPGA のプログラムを行った。

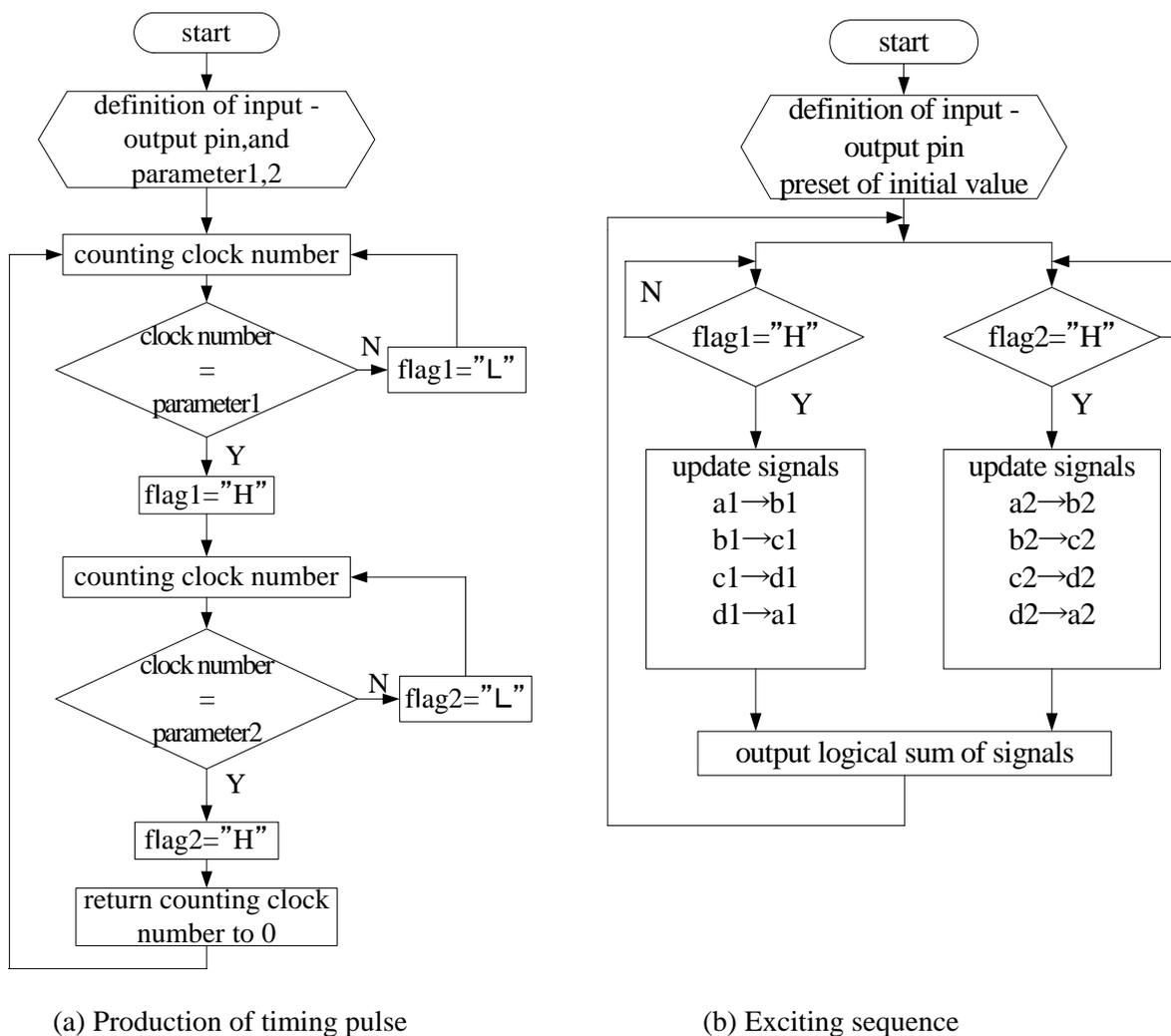


図1 フローチャート
Fig. 1 Flowcharts

3. FPGA の処理

FPGA の処理フローチャートを図1に示す。(a)は励磁パルスの生成の為のタイミングパルス生成部、(b)は励磁シーケンス部である。ここで、(a)の flag1,2 は、励磁タイミングを調節する信号であり、1 クロック分だけ”H”の状態になる。また、(b)の a1~d1, a2~d2 の信号はステッピングモータの各相を励磁させるものである。この信号の初期値を表1に示す。そして、flag1,2 の信号によって、a1~d1, a2~d2 の信号は更新

を開始する。(b)の信号の更新は、a1→b1→c1→d1 の様に順々に入れ替えるのではなく、a1→b1, b1→c1, c1→d1, d1→a1 の様に同時に値を入れ替えている。これは Verilog HDL が全ての動作を同時に行うプログラム言語だからである。

表1 初期値
Table 1 Initial values

a1	1	a2	1
b1	0	b2	0
c1	0	c2	0
d1	0	d2	0

4. 実験システム

本研究の実験システムを図2に示す。パーソナルコンピュータはモータ駆動の処理を行うものではなく、Verilog HDLでプログラムを作成し、FPGAに実装させるものである。開発ツールとしてはXilinx社のISE Web Pack 8.2iを用いた。

使用したFPGAと、FPGAが搭載されているボードの仕様を表2,表3に示す。FPGAはXilinx社製の「Spartan-3Eファミリ」のうち「XC3S100E」である。

モータの仕様は表4を示す。使用したモータは、オリエンタルモーター社製2相ハイブリッド型ステッピングモータ(PK244-02B)である。

使用した駆動回路を図3に示す。今回用いた駆動回路は、電流を一定方向のみに

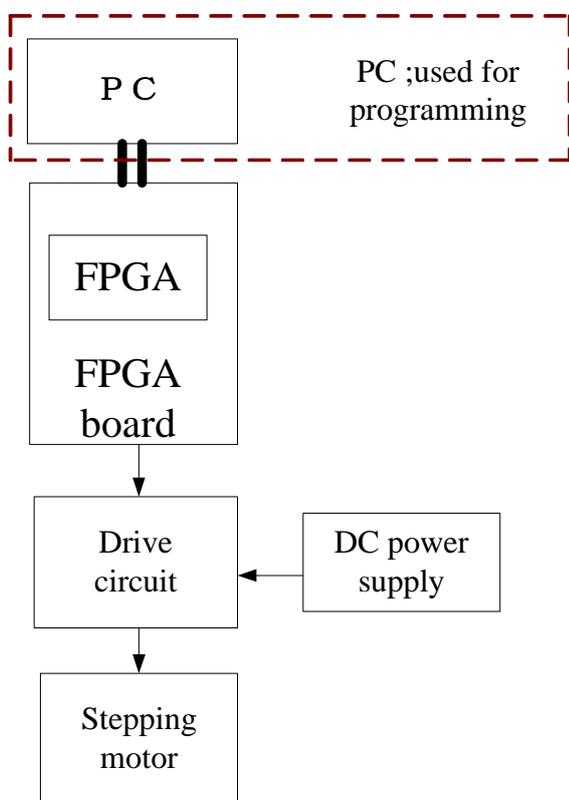


図2 実験システム

Fig. 2 Experimental system

流すユニポーラ駆動型の定電圧駆動回路である。

表2 FPGA(XC3S100E)の仕様

Table 2 Specification of FPGA(XC3S100E)

Number of system gate	100000
Number of logic cell	2160
Embedded memory	52Kbit
Core voltage	1.2V
I/O voltage	3.3V

表3 FPGA搭載ボードの仕様

Table 3 Specification of FPGA board

On-board FPGA	XC3S100E
Supply voltage	5V
Frequency of clock oscillator	33MHz

表4 ステッピングモータの仕様

Table4 Specification of a stepping motor

Rated voltage	6.0V
Rated current	0.8A
Step angle	1.8deg.

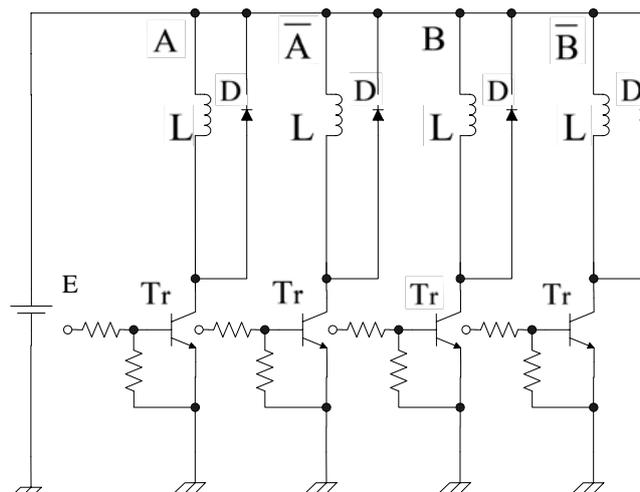


図3 駆動回路

Fig. 3 Drive circuit

5. 実験方法

3章で述べた FPGA の処理を実装させ、作成したプログラムが指示通り動作しているか出力された励磁パルスで確認を行う。

本研究では、図4の様に励磁タイミングを操作した時間を進み時間と定義する。

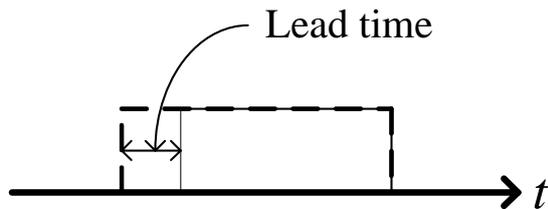


図4 進み時間(Lead time)の定義

Fig. 4 Definition of lead time

6. 実験結果

図5に励磁タイミングを操作した励磁パルスを示す。この出力波形の基本励磁時間は10msであり、(a)は進み時間0ms、(b)は進み時間2ms、(c)は進み時間8msの波形である。図5を見みると、励磁するタイミングを操作できている事が分かる。これは3章で述べた flag1,2 を立ち上げるタイミングを変化させる事で実現できた。

また、図6にステッピングモータのA相の巻線電流と励磁パルスを示す。(a)は進み時間0ms、(b)は進み時間2ms、(c)は進み時間8msの波形である。図5を見てみると、励磁タイミングを早めると、巻線電流が増加しているのが分かる。また、10ms時の巻線電流の値は(a)の波形に比べ(b)、(c)の波形の方が高くなっているのが分かる。

7. 考察

図5の通り、FPGA を用いてステッピン

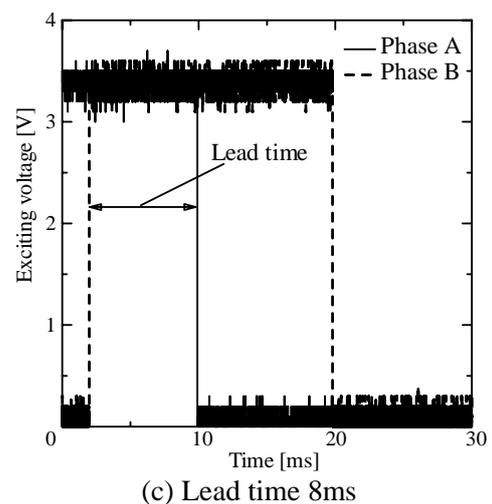
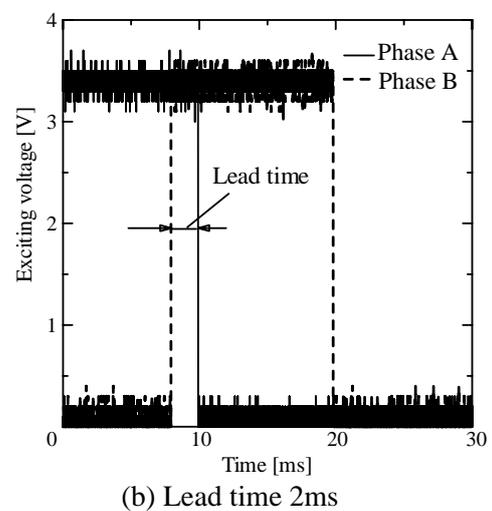
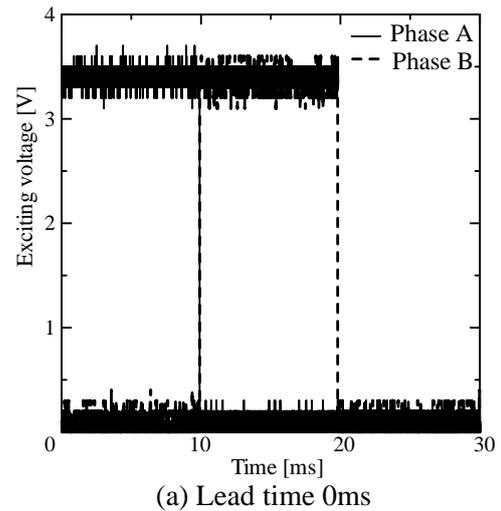
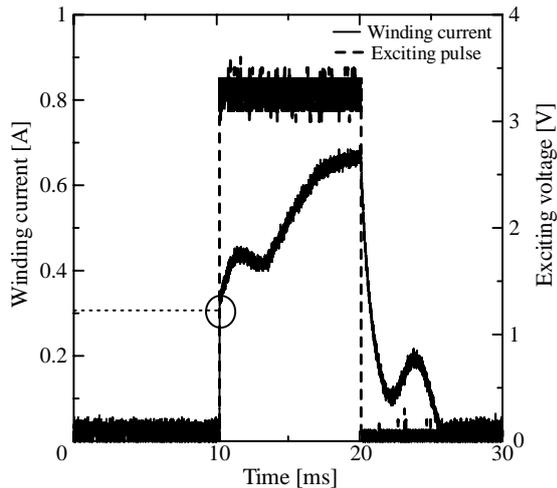
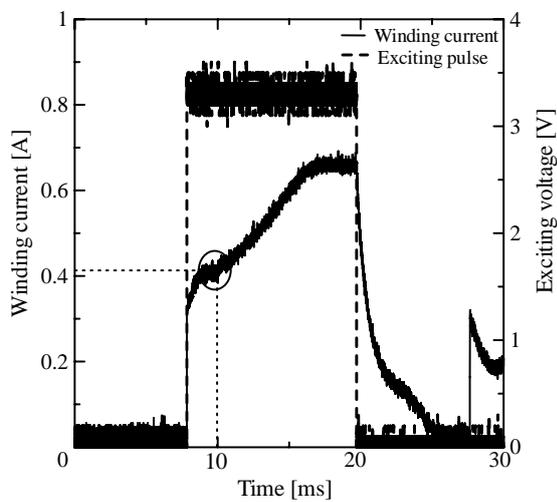


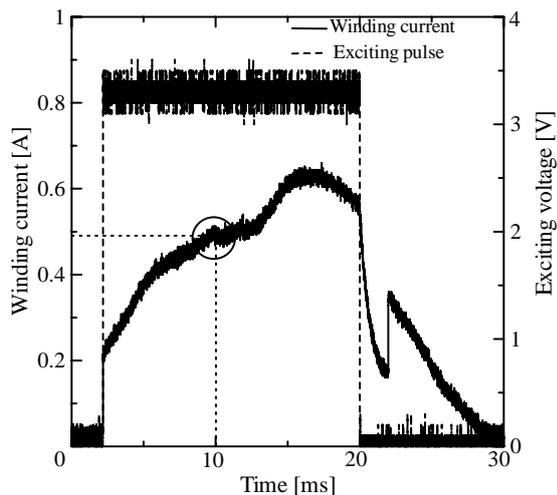
図5 励磁パルス
Fig. 5 Exciting pulse



(a) Lead time 0ms



(b) Lead time 2ms



(c) Lead time 8ms

図 6 巻線電流と励磁パルス

Fig. 6 Winding current and exciting pulse

グモータの励磁タイミングを操作する事ができた。これを応用する方法として、進み角制御が考えられる。進み角制御とは、モータの回転子がある相の平衡点に到達する前にその次の相も励磁し、電流の立ち上げを早くする事でモータに十分なトルクを発生させる方式である³⁾。今回の行った励磁タイミングの操作で、進み角制御のような閉ループ制御が行えると考えられる。

8. おわりに

本研究では、FPGA を用いてステッピングモータの励磁タイミングを自由に操作する FPGA のプログラムを作成し、実装させた。今後の課題として、今回の結果を進み角制御に応用し、ステッピングモータの閉ループ制御のアルゴリズムを構築して FPGA に実装するといった事が考えられる。

参考文献

- 1) 坂本正文：ステッピングモータの使い方，1/7，オーム社(2003)
- 2) 井倉将実：FPGA ボードで学ぶ Verilog HDL，7/12，CQ 出版社(2007)
- 3) 見城尚志，菅原晟：ステッピングモータとマイコン制御，262/268，総合電子出版社(1994)